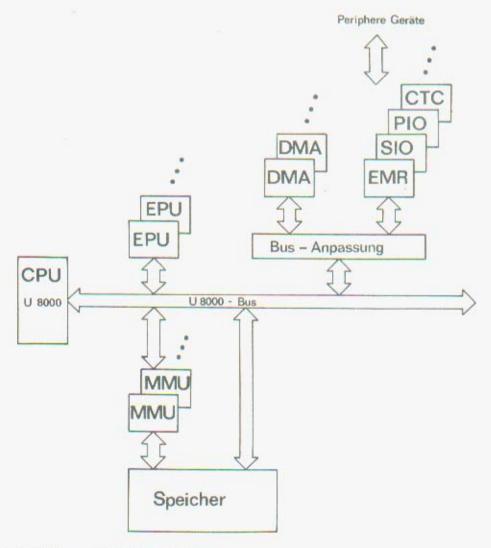


## Information



16bit - Mikroprozessoren UB 8001 C UB 8002 D



Der UB 8001 C/UB 8002 D ist ein leistungsfähiger 16bit-Mikroprozessor, der sowohl in Minimalsystemen der Steuer- und Regeltechnik als auch in Multiprozessorsystemen und Parallelrechnern eingesetzt werden kann. Der 16bit-Mikroprozessor zeichnet sich durch folgende Eigenschaften aus:

- 4 MHz Tektfrequenz
- C Adressierungserten
- 8 Datentypen verarbeitbar
- 110 verschiedene Grundbefehle können zu 414 Binzelbefehlen variiert werden
- 2 Betriebsarten: Systemmodus und Normalmodus
- 3 Interruptarten und 5 Traps
- internes Refreshsteuerungssystem für dynamische Speicher
- Binsatz von Peripherieschaltkreisen des UA 880-Systems (4 MHz) zur Herdwereunterstützung möglich
- Adreßbus:

UB 8001 C:

23 bit

(16 Adres- und 7 Segmentleitungen)

UB 8002 D:

16 bit

- adressierbarer Speicherbereich:

UB 8001 C:

8 MByte

UB 8002 D:

64 kByte

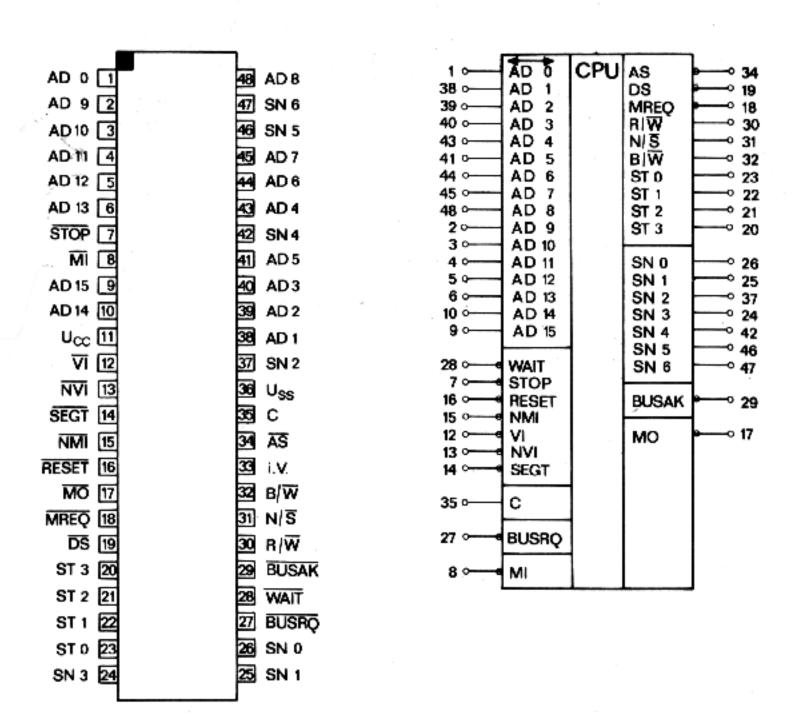


Bild 2: Anschlußbelegung und Schaltungskurzzeichen UB 8001 C

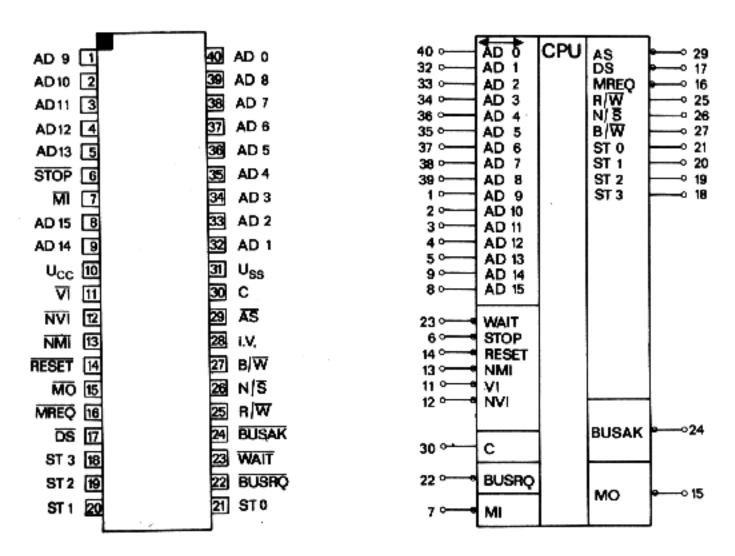


Bild 3: Anschlußbelegung und Schaltungskurzzeichen UB 8002 D

Die Anschlüsse haben folgende Funktion:

AD 0 AD 15	ádreß-/Datenbus	MO	Multi-Mikro-Steuerung
WAIT, STOP	Prozessorsteuerung	AS, DS, MREQ	Buszeitsteuerung
RESET	Rücksetzen	_	
NMI, VI, NVI	Interrupts	R/W, $N/S$ , $B/W$ , ST O,	
SEGT	Segmenttrap (nur UB 8001 C)	ST 1, ST 2,	Status
c	Systemtakt	ST 3	
BUSRQ, BUSAK	Bussteuerung		

Segmentnummer (nur UB 8001 C)

## Beschreibung

SN 0 ... SN 6

Der UB 8001 C/UB 8002 D ist ein 16bit-Mikroprozessor, der eine große Vielfalt von Applikationen besitzt.

Die Leistungsfähigkeit seines Befehlssatzes wird vor allem durch einen hohen Grad en Regelmäßigkeit, durch zahlreiche Register, Datentypen und Adressierungsarten erreicht. Ein Befehlsholezyklus von drei Taktperioden ist Grundlage eines hohen Datendurchsatzes des Mikroprozessors mit relativ niedriger Taktfrequenz, wodurch Speicher mit einer vergleichsweise größers Zugriffszeit verwendet werden können.

Der UB 8001 C besitzt einen vielseitigen Registersatz, der aus 10 gleichartigen 16bit-Allzweckregistern (Akku, Index, Stack) besteht und auch Byte- und 32bit-Operationen ermöglicht.
Es können 8 Datentypen vom einzelnen bit bis zum Vierfachwort (64 bit) verarbeitet werden. Es
existieren 8 Adressierungsarten. Der Mikroprozessor kann im System- oder Normalmodus arbeiten.
Dies kann im Zusammenhang mit Speicherschutz die Systemzuverlässigkeit entscheidend erhöhen. Der
Systemmodus gestattet die Ausführung privilegierter Befehle.

An den Anschlüssen der Prozessoren ist das 8000-Bus-Protokoll realisiert. Es ermöglicht ein leichtes Interface zu Speicher, Peripherie und zu anderen Prozessoren. Alle Anschlüsse sind TTL-kompatibel. Eine fein nivelierte Interruptstruktur mit drei Interruptebenen und 5 Traps ist vorhanden.

Im Steuerregister REFRESH kann das Auffrischen dynamischer Speicher programmiert werden.

Der Schaltkreis wird in zwei Versionen angeboten:

UB 8001 C als 48poliger segmentierter Mikroprozessor,

UB 8002 D als 40poliger nichtsegmentierter Mikroprozessor.

Der Hauptunterschied besteht im Adreßbereich und der Art der Erzeugung der Adressen: Der UB 8001 C kann direkt 8 MByte Speicher adressieren. Dies geschieht segmentiert. Der UB 8002 D adressiert direkt 64 kByte. Dies geschieht linear.

Spezielle Befehle und die Systemarchitektur erlauben es, optimal mit Compilern zu arbeiten, sowie leistungsfähige Betriebssysteme zu erstellen. Damit wird ein breites Anwendungsfeld gesichert.

Eine ausführliche Punktionsbeschreibung und eine vollständige Befehlsliste liegen in zwei umfangreichen Handbüchern "CPU U 8001 C/ U 8002 D - Technische Beschreibung" und CPU 8001 C/ U 8002 D - Befehlsbeschreibung" vor.

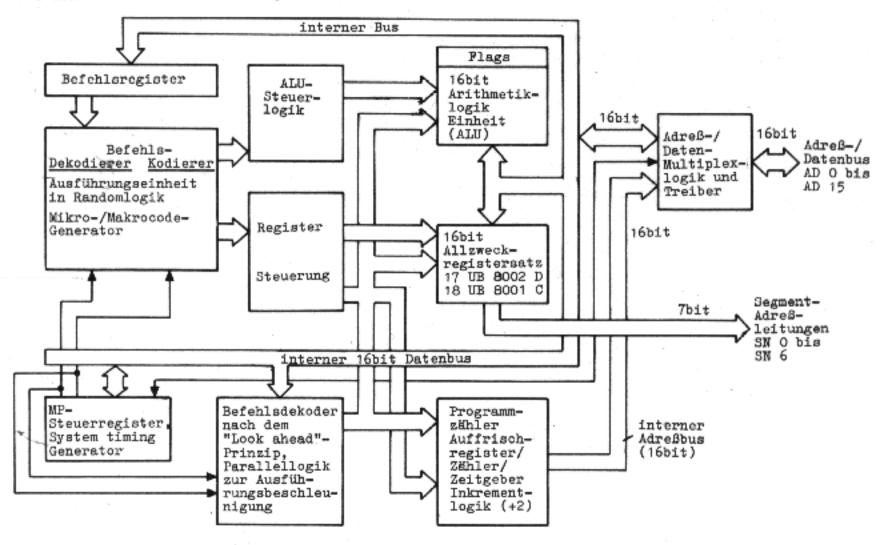


Bild 4: Funktionsdarstellung UB 8001 C/UB 8002 D

Grenzwerte (Bezugspotential U<sub>SS</sub> = 0 V)

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	'ncc	-0,5	7	٧
Eingangsspannung	UT	-0,5	7	v
Lagerungstemperaturbersich	₹ <sub>stg</sub>	-55	125	°C

Kennwert	Kurzzeichen	min.	max,	Einheit
Eingangsspannung Low	Ull	-0,5	0,8	ν
Eingangssparnung High	UIH	2	U <sub>cc</sub> + 0,3	v
Eingangsspannung High am RESET-Anschluß	UIHRES	2,4	U <sub>GC</sub> + 0,3	ν
Takteingangsspannung	$v_{\mathtt{ICL}}$	-0,5	0,45	v
	UICH	U <sub>OC</sub> - 0.4	U <sub>CC</sub> + 0,3	V
Ausgangsspannung Low	$U_{OL} (I_O = 2 \text{ mA})$		0,4	ν
Ausgangsspannung High	$U_{OH} (I_{O} = -0.25 \text{ mA})$	2,4		y
Stromaufnahme	1 <sub>CC</sub>		300	mΑ
Eingengsreststrom	IIL		20	μA
Ausgangareststrom	-Cr		20	/uA

$$\frac{\text{Dynamische Kennwerte}}{(\sqrt[6]{g} = 0 \dots 70^{-6}\text{C}; \text{U}_{\text{CC}} = 5 \text{ V ± 0.25 V; U}_{\text{SS}} = 0 \text{ V})}$$

Kennwert	Kurzzeichen	min.	max.	Einheit
Takţperiode	<sup>t</sup> gg	250	2000	ns
High-Breite des Taktes	twcH	105	2000	ns
Low-Breite dea Taktes	twoL	105	2000	ns
Anstiegs- und Abfallzeit des Taktes	tfc; trc		20	ns

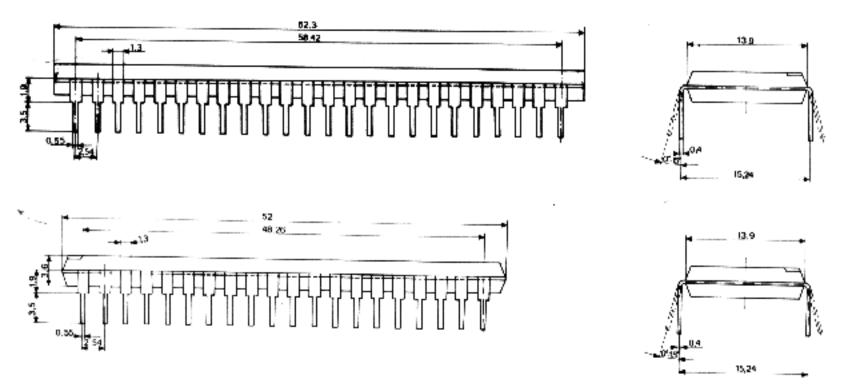


Bild 5: Gehäusenbmessungen

Diesæ Datenblatt gibt keine Auskunft über Idefermöglichkeiten und beinhaltet keine Verbindlichkeiten zur Produktion. Die göltigen Vertragsunterlagen beim Bezug der Bauelemente sind die Typenstandards.

Rechtsverbindlich ist jeweils die Auftragebestätigung. Anderungen im Zuge der technischen Weiterentwicklung vorbehalten.

## <u>Hinweis:</u>

Die Behandlungsvorschriften für MOS-Bauelemente in Dual-in-line-Bauform sind unbedingt einzuhalten, da andernfulls eine Reklamation nicht anerkannt werden kann.